

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101421

(43)Date of publication of application : **04.04.2003**

(51)Int.Cl.	H04B	1/08
	H04N	5/00
	H04N	5/44
	H04N	7/16

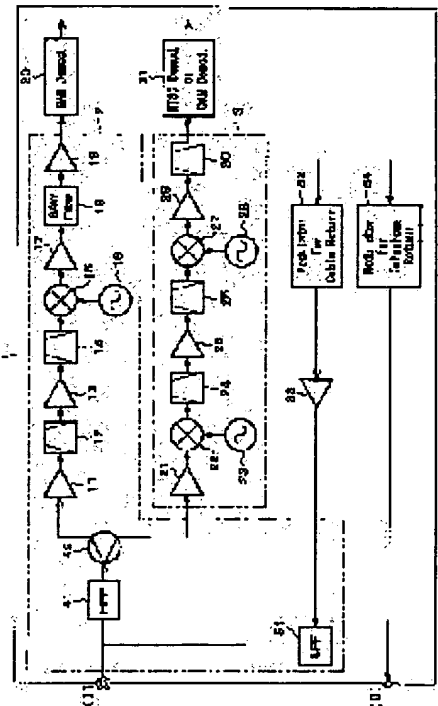
(21)Application number : **2001-291870** (71)Applicant : **SHARP CORP**  
(22)Date of filing : **25.09.2001** (72)Inventor : **MAEDA TATSUO**

**(54) SIGNAL PROCESSOR**

(57)Abstract:

**PROBLEM TO BE SOLVED:** To make compatible a problem in the compatibility of a new device and versatility available to a device up to the moment in a configuration where a received signal containing at least two signals received on one communication path is sent to a tuner unit by using a distribution unit.

**SOLUTION:** The distribution unit and at least one tuner unit are covered with one metal casing as a front end module 2, and a distribution output terminal is provided for connecting a tuner unit 3 for video receiving, which is the other tuner unit, and the distributing unit. Concerning the distribution unit and the tuner unit in the same casing, compatibility can be exactly/accurately controlled in production. Further, by means of the distribution output terminal, a tuner unit under use up to the moment can be used in future as well.



## LEGAL STATUS

[Date of request for examination] 11.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-101421

(P2003-101421A)

(43) 公開日 平成15年4月4日 (2003.4.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
H 0 4 B	1/08	H 0 4 B 1/08	Z 5 C 0 2 0
H 0 4 N	5/00	H 0 4 N 5/00	B 5 C 0 6 6
	5/44	5/44	A 5 C 0 6 4
			K 5 K 0 1 6
	7/16	7/16	A
審査請求 未請求 請求項の数15 O L (全 22 頁)			

(21) 出願番号 特願2001-291870(P2001-291870)

(22) 出願日 平成13年9月25日 (2001.9.25)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 前田 龍男

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

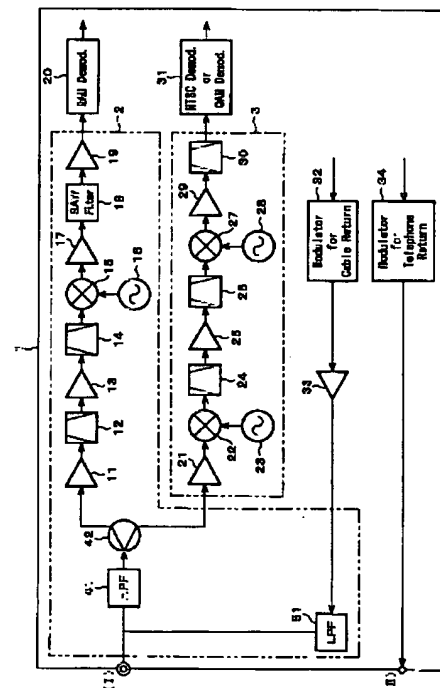
最終頁に続く

(54) 【発明の名称】 信号処理装置

(57) 【要約】

【課題】 1つの通信経路で受信した2つ以上の信号を含んだ受信信号を分配ユニットにてチューナユニットに送る構成において、新たな装置の相性の問題と、今までの装置に使用できる汎用性とを両立させる。

【解決手段】 分配ユニットと少なくとも一つのチューナユニットとを、フロントエンドモジュール2として、一つの金属筐体で覆うとともに、他のチューナユニットである映像受信用チューナユニット3と上記分配ユニットとを接続するための分配出力端子を備える。分配ユニットと、それと同一の筐体に入っているチューナユニットとについては、製造時点で相性の正確・精密な調整が可能である。また、分配出力端子にて、今まで使っているチューナユニットを将来も使用することができる。



## 【特許請求の範囲】

【請求項1】1つの通信経路で受信した2つ以上の信号を含んだ受信信号を各信号に分離し、分離した各信号を、各信号に対応するチューナユニットに送る分配ユニットを備えた信号処理装置において、上記チューナユニットのうちの少なくとも一つと上記分配ユニットとが一つの金属筐体で覆われ、他のチューナユニットと上記分配ユニットとを接続するための分配出力端子を備えていることを特徴とする信号処理装置。

【請求項2】上記分配ユニットと一つの金属筐体で覆われているチューナユニットに対し、上記分配ユニットがケーブルテレビ映像信号以外の信号を出力し、上記分配出力端子が、ケーブルテレビ映像信号を出力することを特徴とする請求項1記載の信号処理装置。

【請求項3】2つ以上の送信信号がそれぞれ入力される複数の送信信号入力部と、上記送信信号入力部にて入力された上記2つ以上の送信信号のうちの少なくとも一つを上記通信経路へ送信する送信経路を備えたことを特徴とする請求項1記載の信号処理装置。

【請求項4】上記通信経路へ送信するものとして、2つ以上の上記送信信号を結合する結合部を備えたことを特徴とする請求項3記載の信号処理装置。

【請求項5】上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタを備えていることを特徴とする請求項4記載の信号処理装置。

【請求項6】上記通信経路へ送信する上記送信信号を切り換える切り換え部を備えたことを特徴とする請求項3記載の信号処理装置。

【請求項7】上記各送信信号入力部と上記切り換え部との間に、送信経路ごとにローパスフィルタを備えていることを特徴とする請求項6記載の信号処理装置。

【請求項8】上記分配出力端子に、コネクタ付き同軸ケーブルが備えられていることを特徴とする請求項1記載の信号処理装置。

【請求項9】上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記入力部と上記分配素子との間に、増幅器が備えられていることを特徴とする請求項1記載の信号処理装置。

【請求項10】上記増幅器と上記分配素子との間に、可変減衰回路が備えられていることを特徴とする請求項9記載の信号処理装置。

【請求項11】上記入力部と上記増幅器との間に、可変減衰回路が備えられていることを特徴とする請求項9記載の信号処理装置。

【請求項12】上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、

上記分配素子と上記分配出力端子との間に、増幅器が備えられていることを特徴とする請求項1記載の信号処理装置。

【請求項13】上記増幅器と上記分配出力端子との間に、可変減衰回路が備えられていることを特徴とする請求項12記載の信号処理装置。

【請求項14】上記分配素子と上記増幅器との間に、可変減衰回路が備えられていることを特徴とする請求項12記載の信号処理装置。

【請求項15】上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記分配素子が、トランスの一方の側である入力端子および出力端子と、そのトランスのもう一方の側である分岐端子とを備えた分岐器であり、

上記分岐器の入力端子に上記入力部が接続され、上記分岐器の出力端子および分岐端子の一方に、上記分配ユニットと一つの金属筐体で覆われている少なくとも一つのチューナユニットが接続されていることを特徴とする請求項1記載の信号処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、複数の変調信号を同時に受信できるデジタルSTB (Set Top Box) 等に用いられる信号処理装置に関するものである。

## 【0002】

【従来の技術】従来のデジタルCATV (ケーブルテレビ) 用STB (セットトップボックス) として供給されているフロントエンド周辺のブロック図の一例を図19、図20に示す。図19に示す、CATV用STBのフロントエンド周辺の動作について、代表的な米国向けSTBをもとに、以下に説明する。

【0003】入力端子(I)より、入力されるダウンストリーム信号(55.25~865.25MHz)は、映像受信用チューナユニットにおいて、選択、増幅、周波数変換、帯域制限が行われ、45.75MHzの信号として出力される。その後、信号の変調方式に応じ、対応する復調回路131で復調される。

【0004】次に、映像受信用チューナユニット内部の動作を説明する。まず、入力信号は、アンプ121において、増幅され、ミキサ122において、オシレータ123にて生成される発振信号と混合され、周波数変換される。この際、受信周波数にあわせ、発振信号の周波数を変化させる。次に、バンドパスフィルタ124において必要な帯域制限を受け、アンプ125において、増幅、再度、バンドパスフィルタ126により、帯域制限を行う。次に、ミキサ127において、オシレータ128にて生成される発振信号と混合され、周波数変換される。その出力をアンプ129にて増幅、バンドパスフィルタ130により、帯域制限を行われ、出力される。

【0005】出力端子(II)は、電話回線につながっており、アップストリーム信号は、変調器134にて必要な変調が行われ、出力される。

【0006】図19と図20に示す例の違いは、アップストリーム信号の出力を、電話回線を用いて行う場合(図19)とケーブル回線を用いて行う場合(図20)の違いのみである。よって、図20についての説明は、図19の説明と異なる点のみ行う。

【0007】図20では、入力端子(I)より入力されたダウンストリーム信号は、ハイパスフィルタ141において、帯域制限を受けた後、アンプ121にて増幅される。図20では、アップストリーム信号(5~27MHz)が入力端子(I)より出力されるため、ハイパスフィルタ141は、その信号がダウンストリーム側の動作に妨害を与えないようにする役割を持つ。

【0008】また、アップストリーム信号は、変調器132にて必要な変調が行われた後、アンプ133にて増幅、ローパスフィルタ151において、帯域制限を受けた後、入力端子(I)より、出力される。ローパスフィルタ151は、ダウンストリーム信号がアップストリーム側の動作に妨害を与えないようにする役割、及び、アップストリーム信号の高調波がアップストリーム側に妨害を与えないようにする役割を持つ。

【0009】なお、通常、フロントエンドのユニットとして、図中の映像受信用チューナユニットが準備される。これに対し、近年普及してきた、CATV網を使ってインターネット接続を行う、ケーブルモデムフロントエンド周辺のブロック図の一例を図21に示す。図21に示す、ケーブルモデムフロントエンド周辺の動作について、代表的な米国向けケーブルモデムをもとに、以下に説明する。

【0010】入力端子(I)より入力されるダウンストリーム信号(91~857MHz)は、データ受信用チューナユニットにおいて、選択、増幅、周波数変換、帯域制限が行われ、43.75MHzの信号として出力される。その後、QAM復調回路120で復調される。

【0011】また、アップストリーム信号(5~42MHz)は、変調器132にて必要な変調が行われた後、アンプ133にて増幅、データ受信用チューナユニット内部のローパスフィルタ151において、帯域制限を受けた後、入力端子(I)より、出力される。

【0012】次に、データ受信用チューナユニット内部の動作を説明する。入力信号は、ハイパスフィルタ141により帯域制限を受けた後、アンプ111において増幅される。次に、バンドパスフィルタ112において必要な帯域制限を受け、アンプ113において増幅され、再度、バンドパスフィルタ114により帯域制限を行う。次に、ミキサ115において、オシレータ116にて生成される発振信号と混合され、周波数変換される。その出力をアンプ117にて増幅、SAWフィルタ11

8において帯域制限を行われ、再度、アンプ119において増幅、出力される。なお、ハイパスフィルタ141、および、ローパスフィルタ151の役割については、図20と同じである。

【0013】なお、通常、フロントエンドのユニットとして、図中のデータ受信用チューナユニットが準備される。従来、デジタルCATV用STBとケーブルモデムは、別々に供給されていたため、CATV加入者は、同時に両方のサービスを受ける場合、各加入者宅にて、ケーブルの信号を分配した上で、2つのセットに繋げる必要があった。

【0014】従来の2セットをそのまま1セットに入れ込んだ場合、信号分配器をセットの入力部に用意する必要がある。このセットのブロック図を図22に示す。ここでは、通常、フロントエンドのユニットとして、図中の分配ユニット、映像受信用チューナユニット、データ受信用チューナユニットが準備され、3ユニット構成となっている。

【0015】図22の動作について説明する。入力端子(I)より入力されるダウンストリーム信号は、ハイパスフィルタ141において帯域制限を受け、次に、分配器142において分配の上、データ受信用、及び、映像受信用チューナユニットに分配出力される。分配出力された信号は、図19、21の説明と同じく、復調される。また、アップストリーム信号は、2種類あり、図19にての説明と同じく、出力端子(II)より出力されるものと、図21にての説明と同じく、分配ユニット内で、ローパスフィルタ151により帯域制限を受け、入力端子(I)より出力されるものがある。

【0016】この分配ユニットは、電磁結合、または、静電結合により、不要妨害波が分配器に結合し、分配器を経由し、外部へ漏洩することを回避するため、金属媒体に囲まれたユニットとして準備されるが、このことは、セットのコストアップ要因となっている。

【0017】また、高周波ユニットを結合する場合、インピーダンスマッチングの必要があり、また、妨害波の結合等の問題があるため、単品の評価以外に、組み合わせた場合の性能評価をそれぞれ実施する必要がある。

【0018】

【発明が解決しようとする課題】全てのユニットを個々の筐体に分けて格納した構成では、高周波ユニット同士のインピーダンスマッチング等を適合させたり、各ユニット内の発振器間の干渉を防いだりできるように、全てのユニット同士の相性を新たに調整する必要がある。また、それぞれに筐体が必要になるので、全表面積を覆うために筐体材料が多く必要となり、製造コストが増大する。

【0019】また、全てのユニットを一つの筐体に格納した構成では、今まで使用してきた通信線(通信経路)を流用して分配しながら新たな通信を行おうとした場

合、その都度、通信装置全体を総入れ替えしなければならない。また、ユニット間が隔てられていないため、各ユニットで発生した熱が他のユニットへ大きな悪影響を及ぼす。また、各チューナユニット内に、受信した信号を周波数変換するための発振器が備えられている場合、チューナユニット間で、その発振器同士の干渉が発生することがある。

【0020】本発明は、上記問題点を鑑みなされたものであり、その目的は、新たな装置の相性の問題と、今までの装置に使用できる汎用性とを両立することができる信号処理装置を提供することにある。

【0021】

【課題を解決するための手段】上記の課題を解決するため、本発明の信号処理装置は、1つの通信経路で受信した2つ以上の信号を含んだ受信信号を各信号に分離し、分離した各信号を、各信号に対応するチューナユニットに送る分配ユニットを備えた信号処理装置において、上記チューナユニットのうちの少なくとも一つと上記分配ユニットとが一つの金属筐体で覆われ、他のチューナユニットと上記分配ユニットとを接続するための分配出力端子を備えていることを特徴としている。

【0022】上記の構成により、上記分配ユニットと少なくとも一つのチューナユニットとが一つの金属筐体で覆われ、他のチューナユニットと上記分配ユニットとを接続するための分配出力端子を備えている。

【0023】上記の構成によれば、分配ユニットと、それと同一の筐体に入っているチューナユニットとについては、製造時点で相性の正確・精密な調整が可能である。また、複数のユニットに対して1つの筐体で済ませているため、必要な筐体材料を軽減でき、製造コストの上昇を抑えることができる。

【0024】それとともに、上記の構成によれば、分配出力端子にて、今まで使っているチューナユニットを将来も使用することができる。また、ユニット間が隔てられているため、各ユニットで発生した熱が他のユニットへ及ぼす悪影響を軽減できる。また、各チューナユニット内に、受信した信号を周波数変換するための発振器が備えられている場合でも、チューナユニット間で、その発振器同士の干渉を抑制することができる。

【0025】それゆえ、新たな装置の相性の問題と、今までの装置に使用できる汎用性とを両立することができる。

【0026】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニットと一つの金属筐体で覆われているチューナユニットに対し、上記分配ユニットがケーブルテレビ映像信号以外の信号を出力し、上記分配出力端子が、ケーブルテレビ映像信号を出力することを特徴としている。

【0027】上記の構成により、上記分配ユニットと一つの金属筐体で覆われているチューナユニットに対し、

上記分配ユニットがケーブルテレビ映像信号以外の信号を出力し、上記分配出力端子が、ケーブルテレビ映像信号を出力する。

【0028】それゆえ、上記の構成による効果に加えて、すでにケーブルテレビ受信装置を取り付けている環境において、そのケーブルテレビ受信装置を生かしながら、ケーブルテレビ放送受信と、それ以外の通信とを使用することができる。

【0029】また、本発明の信号処理装置は、上記の構成に加えて、2つ以上の送信信号がそれぞれ入力される複数の送信信号入力部と、上記送信信号入力部にて入力された上記2つ以上の送信信号のうちの少なくとも一つを上記通信経路へ送信する送信経路を備えたことを特徴としている。

【0030】上記の構成により、2つ以上の送信信号がそれぞれ入力される複数の送信信号入力部と、上記送信信号入力部にて入力された上記2つ以上の送信信号のうちの少なくとも一つを上記通信経路へ送信する送信経路が備えられている。

【0031】したがって、上記通信経路へ、2つ以上の送信信号のうちの少なくとも一つが送信される。それゆえ、上記の構成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号のうちの少なくとも一つを送信することができる。

【0032】また、本発明の信号処理装置は、上記の構成に加えて、上記通信経路へ送信するものとして、2つ以上の上記送信信号を結合する結合部を備えたことを特徴としている。

【0033】上記の構成により、2つ以上の上記送信信号を結合して上記通信経路へ送信する。それゆえ、上記の構成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号の両方を同時に送信することができる。

【0034】また、本発明の信号処理装置は、上記の構成に加えて、上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタを備えていることを特徴としている。

【0035】上記の構成により、上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタが備えられている。それゆえ、上記の構成による効果に加えて、複数の送信経路の帯域が互いに異なっている、それぞれに最適なローパスフィルタを備えることができる。

【0036】また、本発明の信号処理装置は、上記の構成に加えて、上記通信経路へ送信する上記送信信号を切り換える切り換え部を備えたことを特徴としている。

【0037】上記の構成により、上記通信経路へ送信する上記送信信号を切り換える切り換え部を備えており、2つ以上の上記送信信号を切り換えることで、そのうちの一つを上記通信経路へ送信する。それゆえ、上記の構

成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号を切り換えながら送信することができる。

【0038】また、本発明の信号処理装置は、上記の構成に加えて、上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタを備えていることを特徴としている。

【0039】上記の構成により、上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタが備えられている。それゆえ、上記の構成による効果に加えて、複数の送信経路の帯域が互いに異なっている、それぞれに最適なローパスフィルタを備えることができる。

【0040】また、本発明の信号処理装置は、上記の構成に加えて、上記分配出力端子に、コネクタ付き同軸ケーブルが備えられていることを特徴としている。

【0041】上記の構成により、上記分配出力端子に、コネクタ付き同軸ケーブルが備えられている。それゆえ、上記の構成による効果に加えて、コネクタ付き同軸ケーブルの分も含めて、信号処理装置内の各部材同士の相性を、製造時点で正確・精密に調整することが可能になる。

【0042】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記入力部と上記分配素子との間に、増幅器が備えられていることを特徴としている。

【0043】上記の構成により、上記入力部と上記分配素子との間に、増幅器が備えられている。それゆえ、上記の構成による効果に加えて、分配素子による信号レベルのロスを補償することができる。

【0044】また、本発明の信号処理装置は、上記の構成に加えて、上記増幅器と上記分配素子との間に、可変減衰回路が備えられていることを特徴としている。

【0045】上記の構成により、上記増幅器と上記分配素子との間に、可変減衰回路が備えられている。それゆえ、上記の構成による効果に加えて、各チューナユニットへの信号入力レベルを一定レベル以下に制限する場合に、各チューナユニットにそれぞれ可変減衰回路を設ける必要をなくすことができる。

【0046】また、本発明の信号処理装置は、上記の構成に加えて、上記入力部と上記増幅器との間に、可変減衰回路が備えられていることを特徴としている。

【0047】上記の構成により、上記入力部と上記増幅器との間に、可変減衰回路が備えられている。それゆえ、上記の構成による効果に加えて、各チューナユニットへの信号入力レベルを一定レベル以下に制限する場合に、各チューナユニットにそれぞれ可変減衰回路を設ける必要をなくすことができる。また、入力信号レベルが

大きいときに、上記増幅器で発生する歪みを低減することができる。

【0048】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記分配素子と上記分配出力端子との間に、増幅器が備えられていることを特徴としている。

【0049】上記の構成により、上記分配素子と上記分配出力端子との間に、増幅器が備えられている。それゆえ、上記の構成による効果に加えて、分配出力端子側のチューナユニットへの信号入力レベルを最適レベルに設定することができる。

【0050】また、本発明の信号処理装置は、上記の構成に加えて、上記増幅器と上記分配出力端子との間に、可変減衰回路が備えられていることを特徴としている。

【0051】上記の構成により、上記増幅器と上記分配出力端子との間に、可変減衰回路が備えられている。それゆえ、上記の構成による効果に加えて、可変減衰回路を入力信号レベルに応じて適切に制御することで、分配出力端子側のチューナユニットへの信号入力レベルを最適な一定レベル以下に制限することができる。

【0052】また、本発明の信号処理装置は、上記の構成に加えて、上記分配素子と上記増幅器との間に、可変減衰回路が備えられていることを特徴としている。

【0053】上記の構成により、上記分配素子と上記増幅器との間に、可変減衰回路が備えられている。それゆえ、上記の構成による効果に加えて、可変減衰回路を入力信号レベルに応じて適切に制御することで、分配出力端子側のチューナユニットへの信号入力レベルを最適な一定レベル以下に制限することができる。また、入力信号レベルが大きいときに、上記増幅器で発生する歪みを低減することができる。

【0054】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記分配素子が、トランスの一方の側である入力端子および出力端子と、そのトランスのもう一方の側である分岐端子とを備えた分岐器であり、上記分岐器の入力端子に上記入力部が接続され、上記分岐器の出力端子および分岐端子の一方に、上記分配ユニットと一つの金属筐体で覆われている少なくとも一つのチューナユニットが接続されていることを特徴としている。

【0055】上記の構成により、上記分配素子が、トランスの一方の側である入力端子および出力端子と、そのトランスのもう一方の側である分岐端子とを備えた分岐器である。したがって、分岐器の出力端子および分岐端子のうち、分配ユニットと一つの金属筐体で覆われているチューナユニットが接続されているほうの端子から、

他方の端子へのクロストークは小さい。

【0056】それゆえ、上記の構成による効果に加えて、各チューナユニットで良好に信号を受信することができる。例えば、あるチューナユニットAが、発振信号を生成して、上記入力部から入力された受信信号にその発振信号を混合することでその受信信号を周波数変換する発振器を備え、その発振信号の周波数が、他のチューナユニットBの受信周波数帯域内に入ってしまうような場合でも、チューナユニットAには上記分岐器の分岐端子からの信号を入力させ、チューナユニットBには上記分岐器の出力端子からの信号を入力させるようにすれば、チューナユニットAの発振器由来の、チューナユニットBへのクロストークを軽減することができる。そのため、チューナユニットBで良好に信号を受信することができる。

【0057】

【発明の実施の形態】以下、この発明の実施の形態について図面を用いて説明する。

【0058】図1は、本実施形態の一例のブロック図を、STB (Set Top Box) のフロントエンド部1全体を含め、図示している。図1のそれぞれのブロックの動作については、図22と同一であるため、省略する。11ないし20は、それぞれ、図22の11ないし120と同一である。21ないし31は、それぞれ、図22の121ないし131と同一である。32ないし34は、それぞれ、図22の132ないし134と同一である。41、42、51は、それぞれ、図22の141、142、151と同一である。

【0059】フロントエンドモジュール2 (信号処理装置) は、図22のデータ受信用チューナユニット102と分配ユニット104とを1つのユニットにまとめたものとなっており、これら両ユニットを1つの金属筐体内に格納している。映像受信用チューナユニット3は、図22の映像受信用チューナユニット103と同一であり、フロントエンドモジュール2とは別の金属筐体内に格納されている。これらの金属筐体に用いる金属としては、例えばターンシート、ブリキ等を挙げることができる。すなわち、ハイパスフィルタ41および分配器42によって分配ユニットが構成され、11ないし19で示す部材によりデータ受信用チューナユニットが構成されている。上記分配ユニットは、1つの通信経路で受信した2つ以上の信号 (ここでは、映像受信用チューナユニット3用の信号、および、フロントエンドモジュール2内の上記データ受信用チューナユニット用の信号の2つ) を含んだ受信信号を各信号に分離し、分離した各信号を、各信号に対応するチューナユニット (ここでは、映像受信用チューナユニット3および上記データ受信用チューナユニット) に送るものである。

【0060】ハイパスフィルタ (HPF) 41およびローパスフィルタ (LPF) 51によってディプレクサ

(Diplexer) が構成されている。

【0061】42は、分配機能を有する分配器 (分配素子) である。これは図16のような構成を有している。すなわち、分配器61 (分配器42) は、インピーダンス変成器62と分配回路63とを有し、入力端子INから入力された信号を分配端子D1とD2とに分配、すなわち同時に両方に出力する作用を有している。

【0062】図2、図3は、本実施形態の一例であり、フロントエンドモジュールの外形の例を示している。入力信号は、図中の入力端子2aより入力され、内部で分配の上、図中の分配出力端子2bまたは2cより出力される。分配出力端子2bは、同軸構造をもつコネクタとしてRCA PHONO JACKを採用している。分配出力端子2cは、同軸構造をもつコネクタとしてMINI JACKを採用している。

【0063】なお、図2、図3はあくまで一例であり、この発明の実施形態として、入力端子及び分配出力端子の種類、位置関係、また、モジュールの筐体の形状を限定するものではない。

【0064】図1に示す構成例に用いる高周波ユニットは、フロントエンドモジュール、映像受信用チューナユニットの2つになっている。図22の従来の技術では、分配ユニット、データ受信用チューナユニット、映像受信用チューナユニットの3つであったが、本構成により2つに減らすことができおり、セット全体のコストダウンにつながっている。

【0065】また、高周波ユニット間の接続ポイントが従来の2つ (分配ユニットとデータ受信用ユニット間、分配ユニットと映像受信用ユニット間) から、1つ (フロントエンドモジュールと映像受信用チューナユニット間) に減っており、組み合わせての評価内容を低減することが可能となっている。

【0066】さらに、フロントエンドモジュールと映像受信用チューナユニットとの接続により、懸念される、電気性能の劣化を、フロントエンドモジュールの分配出力端子として、図2、図3に代表される同軸構造をもつコネクタを採用することで、回避している。

【0067】図4は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図4の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。

【0068】図4に示すフロントエンドは、セットが、2つの異なるアップストリーム信号 (1、2) (送信信号) を同時に入力端子 (I) より通信経路へ送信する必要がある場合に用いられるものである。アップストリーム信号 (1、2) は、それぞれ、変調器35 (送信信号入力部)、変調器37 (送信信号入力部) で変調、アンプ36、38で増幅後、フロントエンドモジュール内の結合器52 (結合部) にて結合され、ローパスフィルタ51で帯域制限を受けた後、入力端子 (I) より送信さ



れる。すなわち、変調器35、変調器37、アンプ36、アンプ38、結合器52、ローパスフィルタ51で送信経路が形成されている。本構成により、2つの異なるアップストリーム信号を全く同時に送信することが可能となっている。

【0069】図5は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図5の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。

【0070】図5に示すフロントエンドは、セットが、2つの異なるアップストリーム信号(1、2)を選択的に入力端子(I)より送信する必要がある場合に用いられるものである。アップストリーム信号(1、2)は、それぞれ、変調器35、37で変調、アンプ36、アンプ38で増幅される。そして、必要なアップストリーム信号に応じた経路を、スイッチ53(切り換え部)で切り替える。送信される信号は、スイッチを経由して、ローパスフィルタ51で帯域制限を受けた後、入力端子(I)より送信される。

【0071】図4の結合器を用いる場合は、理論的に3dBの損失が発生するが、スイッチを用いる場合には、理論的に損失を0dBにすることができる。このため、アンプ36、38で必要な出力レベルが3dB程度減らすことができる。本構成により、2つの異なるアップストリーム信号を選択的に送信することが可能となっている。また、結合器を用いる場合に発生していた損失をなくすることができる。

【0072】図6は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図6の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。

【0073】図6に示すフロントエンドは、セットが、2つの異なるアップストリーム信号(1、2)を同時に入力端子(I)より送信する必要がある場合で、かつ、アップストリーム信号(1、2)の帯域がそれぞれ異なる場合に用いられるものである。アップストリーム信号(1、2)は、それぞれ、変調器35、変調器37で変調、アンプ36、アンプ38で増幅後、フロントエンドモジュール内で、それぞれに最適なローパスフィルタ54、ローパスフィルタ55にて帯域制限を受けた後、結合器56(結合部)にて結合され、入力端子(I)より送信される。

【0074】本構成により、2つの異なるアップストリーム信号を全く同時に、送信することが可能となると同時に、それぞれの信号に対し、最適な帯域制限を別々のローパスフィルタによってかけることができる。

【0075】図7は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図7の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。

【0076】図7に示すフロントエンドは、セットが、2つの異なるアップストリーム信号(1、2)を選択的に入力端子(I)より送信する必要がある場合で、かつ、アップストリーム信号(1、2)の帯域がそれぞれ異なる場合に用いられるものである。アップストリーム信号(1、2)は、それぞれ、変調器35、変調器37で変調、アンプ36、アンプ38で増幅後、フロントエンドモジュール内で、それぞれに最適なローパスフィルタ54、55にて帯域制限を受ける。そして、必要なアップストリーム信号に応じた経路を、スイッチ57(切り換え部)で切り替える。送信される信号は、スイッチ57を経由、入力端子(I)より送信される。

【0077】図6の結合器を用いる場合は、理論的に3dBの損失が発生するが、スイッチを用いる場合には、理論的に損失を0dBにすることができる。このため、アンプ36、38で必要な出力レベルが3dB程度減らすことができる。本構成により、2つの異なるアップストリーム信号を選択的に送信することが可能となると同時に、それぞれの信号に対し、最適な帯域制限を別々のローパスフィルタによってかけることができる。また、結合器を用いる場合発生していた損失をなくすることができる。

【0078】図8は、本実施形態の一例であり、フロントエンドモジュールの外形の一例を示している。信号は、入力信号は、図中の入力端子2aより入力され、内部で分配の上、図中の分配出力端子2dより出力される。分配出力端子2dは、コネクタ付き同軸ケーブルとしてRCA PIN PLUG付き同軸ケーブルを採用している。

【0079】本構成により、フロントエンドモジュールと映像受信用チューナユニットとの接続により懸念される電気性能の劣化を、フロントエンドモジュールの分配出力端子として図8に代表されるコネクタ付き同軸ケーブルを採用することで回避している。それだけでなく、ユニット間の接続に用いられる同軸ケーブルが必要なくなり、セット実装時、ユニット接続が容易になるだけでなく、同軸ケーブルを含めた性能をユニット供給業者が保証することから、セットの設計、評価を容易にすることができる。

【0080】なお、図8はあくまで一例であり、この発明の実施形態として、入力端子、及び、分配出力端子の種類、位置関係、また、モジュール筐体形状を限定するものではない。

【0081】図9は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図9の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42およびアンプ43によって分配ユニットが構成されている。

【0082】入力端子(I)から入力されたダウンスト

リーム信号（受信信号）は、ハイパスフィルタ41により帯域制限された後、アンプ43により増幅される。この信号が、分配器42により分配し、各選択受信用チューナへ送られる。ここで、アンプ43での増幅量を分配器42での損失分（ロス）と同じにした場合、各選択受信用チューナへの信号入力レベルを、図20、21に示された従来の個別のセットと同一のレベルに設定することが可能となり、従来評価していた選択受信用チューナをそのまま利用することができる。

【0083】また、セットトータル（STBのフロントエンド部全体）のNoise Figure（ノイズ特性）は、アンプ43がない場合、選択受信用チューナのNoise Figureに分配器42での損失分を加えたものになるが、アンプ43を入れることにより、セットトータルのNoise Figureを改善することができる。

【0084】本構成により、従来評価していた選択受信用チューナをそのまま利用することができる。また、セットトータルのNoise Figureを改善することができる。

【0085】図10は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図10の動作について、以下説明する。なお、図9と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42、アンプ43および可変減衰器44によって分配ユニットが構成されている。

【0086】入力端子（I）から入力されたダウンストリーム信号は、ハイパスフィルタ41により帯域制限された後、アンプ43により増幅される。この信号は、入力信号レベルが一定以上にあるとき、そのレベルに応じ、可変減衰器44により減衰され、分配器42により、分配し、各選択受信用チューナへ送られる。

【0087】本構成により、各選択受信用チューナへの信号入力レベルを一定レベル以下に制限でき、各選択受信用チューナにそれぞれに従来備わっていた図示しない可変減衰回路を削減することが可能となる。

【0088】図11は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図11の動作について、以下説明する。なお、図9と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42、アンプ43および可変減衰器44によって分配ユニットが構成されている。

【0089】入力端子（I）から入力されたダウンストリーム信号は、ハイパスフィルタ41により、帯域制限された後、入力信号レベルが一定以上にあるとき、そのレベルに応じ、可変減衰器44により減衰される。この信号は、アンプ43により増幅され、分配器42により分配され、各選択受信用チューナへ送られる。アンプ43に信号が入力される以前に可変減衰器が信号レベルを一定レベル以下に抑えるため、アンプ43にて発生する信号の歪みを低減することが出来る。

【0090】本構成により、各選択受信用チューナへの

信号入力レベルを一定レベル以下に制限でき、各選択受信用チューナにそれぞれに従来備わっていた可変減衰回路を削減することが可能となるだけでなく、強入力信号時に前記アンプで発生する歪みを低減することができる。

【0091】図12は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図12の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42およびアンプ45によって分配ユニットが構成されている。

【0092】入力端子（I）から入力されたダウンストリーム信号は、ハイパスフィルタ41により帯域制限された後、分配器42により分配される。分配器42出力のうち、データ受信用チューナユニットへの出力は、そのままチューナへ送られる。映像受信用チューナユニットへの出力は、さらに、アンプ45により増幅され、出力される。

【0093】本構成によって、映像受信用チューナユニットへの出力のレベルをデータ受信用チューナユニットと無関係に設定できるため、最適レベルとすることができる。

【0094】一般に、チューナユニットは、単体で最適ゲインに設定されている。そのため、上記のように分配器42により分配される構成としたときに、そのままでは、この分配器42によりゲインのロスが生じ、それによってトータルのゲインが不足する可能性がある。これに対し、上記図12のような構成では、映像受信用チューナユニットへの出力は、さらに、アンプ45により増幅され、出力されるので、このようなトータルのゲイン不足の発生を抑えることができる。

【0095】図13は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図13の動作について、以下説明する。なお、図12と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42、アンプ45および可変減衰器46によって分配ユニットが構成されている。

【0096】入力端子（I）から入力されたダウンストリーム信号は、ハイパスフィルタ41により帯域制限された後、分配器42により分配される。分配器42出力のうち、データ受信用チューナユニットへの出力は、そのままチューナへ送られる。映像受信用チューナユニットへの出力は、さらに、アンプ45により増幅され、信号レベルが一定以上にあるとき、そのレベルに応じ、可変減衰器46により減衰され、出力される。

【0097】本構成によって、映像受信用チューナユニットへの出力のレベルをデータ受信用チューナユニットと無関係に、最適レベル以下に設定することができる。

【0098】また、映像受信用チューナに従来備わっていた図示しない可変減衰回路を削減することが可能とな

る。

【0099】図14は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図14の動作について、以下説明する。なお、図12と同様の点については、説明を省略する。ハイパスフィルタ41、分配器42、アンプ45および可変減衰器46によって分配ユニットが構成されている。

【0100】入力端子(I)から入力されたダウンストリーム信号は、ハイパスフィルタ41により帯域制限された後、分配器42により分配される。分配器42出力のうち、データ受信用チューナユニットへの出力は、そのままチューナへ送られる。映像受信用チューナユニットへの出力は、さらに、信号レベルが一定以上にあるとき、そのレベルに応じ、可変減衰器46により減衰され、アンプ45により増幅され、出力される。

【0101】本構成によって、映像受信用チューナユニットへの出力のレベルを、データ受信用チューナユニットと無関係な最適レベル以下に設定することができる。また、映像受信用チューナユニットに従来備わっていた図示しない可変減衰回路を削減することが可能となる。

【0102】これらに加え、アンプ45に信号が入力される以前に可変減衰器が信号レベルを一定レベル以下に抑えるため、アンプ45にて発生する信号の歪みを低減することが出来る。

【0103】図15は、本実施形態の一例のブロック図を、STBのフロントエンド部全体を含め、図示している。図15の動作について、以下説明する。なお、図1と同様の点については、説明を省略する。ハイパスフィルタ41および分岐器47によって分配ユニットが構成されている。

【0104】入力端子(I)から入力されたダウンストリーム信号は、ハイパスフィルタ41により帯域制限された後、分岐器47(分配素子)の入力端子47aに入力され、分岐端子47bによりデータ受信用チューナユニットへ出力され、出力端子47cにより映像受信用チューナユニットへの出力へ出力される。

【0105】分岐器47は、分配機能を有する素子(分配素子)である。これは図17、図18のような構成を有している。図17の構成を簡略化したものが図18である。すなわち、分岐器65(分岐器47に相当する)は、入力端子IN(47aに相当する)から入力された信号を出力端子OUT(47cに相当する)と分岐端子BR(47bに相当する)とに分配、すなわち同時に両方に出力する作用を有している。図中、T1、T2はトランス、R、rは抵抗、e、e'は電圧、i1、i2、i'2は電流である。

【0106】入力端子IN(47a)および出力端子OUT(47c)はトランスT1の一方の側であり、分岐端子BR(47b)はトランスT1の他方の側である。出力端子OUT(47c)および分岐端子BR(47

b)の一方に、分配ユニットと一つの金属筐体で覆われているチューナユニットが接続されている。すなわち、ここでは、分岐端子BR(47b)に、分配ユニットと一つの金属筐体で覆われているチューナユニットであるデータ受信用チューナが接続されており、出力端子OUT(47c)に、分配ユニットと一つの金属筐体で覆われておらず別筐体として接続されているチューナユニットである映像受信用チューナユニット3が接続されている。逆に、出力端子OUTに、分配ユニットと一つの金属筐体で覆われているチューナユニットが接続されている構成とすることもできる。

【0107】ここで、一般に、データ受信用チューナユニットの発振周波数帯域は134.75MHz~900.75MHzであり、映像信号の受信周波数帯域は55.25MHz~859.25MHzであるため、データ受信用チューナユニットの発振周波数帯域は映像信号の受信周波数帯域内に入る。一方、一般に、映像受信用チューナユニットの発振周波数帯域は1GHz以上であり、データ信号の受信周波数帯域は88MHz~860MHzであるため、映像受信用チューナユニットの発振周波数帯域はデータ信号の受信周波数帯域内に入らない。上記のように、データ受信用チューナユニットの発振周波数は、映像信号の受信周波数帯域内に入るため、その発振信号の漏れは、映像受信用チューナの妨害となる。一方で、映像受信用チューナユニットの発振周波数は、データ信号の受信周波数帯域外となるため、データ受信用チューナユニットの妨害とはならない。このため、本構成では、データ受信用チューナユニットから映像受信用チューナユニットへのアイソレーション(クロストーク)を、逆に比べ、小さくするようにしている。分岐回路47の分岐端子47bから出力端子47cへのアイソレーションは、分配回路の出力端子間のそれと、比べ、小さくできる。よって、本構成により、データ受信用チューナユニットから映像受信用チューナへのアイソレーションを、小さくすることができる。

【0108】また、図1等を用いた上記の説明では、チューナユニットが2つであり、うち一つ(データ受信用チューナユニット)が分配ユニットと同じ金属筐体に格納されており、もう一つ(映像受信用チューナユニット)が分配ユニットとは別に用意され、分配ユニットの分配出力端子と接続されている構成について述べた。ここで、1つの分配ユニットから分配されるチューナユニットが2つ以上であって、うち一つ以上のチューナユニットが分配ユニットと同じ金属筐体に格納されており、残り(同じく1つ以上)のチューナユニットが、分配ユニットとは別に用意され、分配ユニットの分配出力端子と接続されている構成とすることもできる。

【0109】なお、本発明は、複数の変調信号を同時に受信できるデジタルSTBにおいて用いられる、フロントエンドモジュールにおいて、信号入力端子に直接繋

り、アップストリーム信号とダウンストリーム信号を分けるディプレクサ(Diplexer)を備え、かつ、ダウンストリーム信号を分配する分配手段を備え、一方の分配された信号を選択受信するチューナ機能を備え、もう一方の分配された信号を他の選択受信用チューナに分配出力するモジュールであって、後者の分配出力用端子として、同軸構造をもつコネクタを採用したように構成することができる。

【0110】上記の構成によれば、セットに必要な高周波ユニットの数は、3個から2個に低減され、コストメリットがあるだけでなく、高周波ユニット間の接続部は、2箇所から1箇所になり、評価期間の短縮を見込むことができる。また、出力端子として、同軸構造をもつコネクタを採用することで、出力端子のインピーダンスを安定化させ、ユニットの接続による電気的性能の劣化を抑えることができるようになる。

【0111】また、本発明は、ディプレクサ後のアップストリーム経路に複数のアップストリーム信号を結合する結合器を備えたように構成することができる。

【0112】上記の構成によれば、複数のアップストリーム信号を同時に送信することができる。

【0113】また、本発明は、ディプレクサ後のアップストリーム経路に、複数のアップストリーム信号から必要な信号を選択するスイッチを備えたように構成することができる。

【0114】上記の構成によれば、複数のアップストリーム信号を用いるシステムで、かつ、選択したアップストリーム信号を送信する場合において、結合器を用いる場合に比べ、アップストリーム信号の損失を低減することができる。

【0115】また、本発明は、複数の変調信号を同時に受信できるデジタルSTBにおいて用いられる、フロントエンドモジュールであって、信号入力端子に直接繋がる、複数のアップストリーム信号を結合させる結合器と、ダウンストリーム信号を通過させるハイパスフィルタと、前記結合器に繋がる帯域の異なる複数のローパスフィルタとを備え、かつ、ダウンストリーム信号を分配する分配手段を備え、一方の分配された信号を選択受信するチューナ機能を備え、もう一方の分配された信号を他の選択受信用チューナに分配出力するモジュールであって、後者の分配出力用端子として、同軸構造をもつコネクタを採用したように構成することができる。

【0116】上記の構成によれば、セットに必要な高周波ユニットの数の低減、評価期間の短縮、同軸構造をもつコネクタの採用による高周波ユニット接続の容易化だけでなく、複数の帯域の異なるアップストリーム信号を、それぞれに最適なローパスフィルタによって帯域制限をしながら、同時に送信することができる。

【0117】また、本発明は、複数の変調信号を同時に受信できるデジタルSTBにおいて用いられる、フロン

トエンドモジュールであって、信号入力端子に直接繋がる、複数のアップストリーム信号から、必要な信号を選択するスイッチとダウンストリーム信号を通過させるハイパスフィルタと、前記スイッチに繋がる帯域の異なる複数のローパスフィルタを備え、かつ、ダウンストリーム信号を分配する分配手段を備え、一方の分配された信号を選択受信するチューナ機能を備え、もう一方の分配された信号を他の選択受信用チューナに分配出力するモジュールであって、後者の分配出力用端子として、同軸構造をもつコネクタを採用したように構成することができる。

【0118】上記の構成によれば、セットに必要な高周波ユニットの数の低減、評価期間の短縮、同軸構造をもつコネクタの採用による高周波ユニット接続の容易化だけでなく、複数の帯域の異なるアップストリーム信号を用いるシステムで、かつ、同時にアップストリーム信号を送信しない場合において、それぞれに最適なローパスフィルタによって帯域制限をしながら、送信することができ、また、結合器を用いる場合に比べ、アップストリーム信号のロスを低減することができる。

【0119】また、本発明は、分配出力用端子として、コネクタ付き同軸ケーブルを採用したように構成することができる。

【0120】上記の構成によれば、セット評価者は、コネクタ付き同軸ケーブルを用意する必要がなくなり、さらに、ユニット供給者により、ケーブルを含めた性能が保証されるため、セットの設計、評価を容易にすることができる。

【0121】また、本発明は、ディプレクサ(もしくは、ハイパスフィルタ)と分配手段の間に、アンプを備えるように構成することができる。

【0122】上記の構成によれば、分配によるロスを保証することにより、各選択受信用チューナへの信号入力レベルを従来の個別のセットと同一のレベルに設定することが可能となり、従来評価していた選択受信用チューナをそのまま利用することができる。

【0123】また、セット全体のNoise Figure(ノイズ特性)を改善することができる。

【0124】また、本発明は、アンプと分配回路の間に、可変減衰回路を備えるように構成することができる。

【0125】上記の構成によれば、可変減衰回路を、入力信号レベルに応じ、適切に制御することで、各選択受信用チューナへの信号入力レベルを一定レベル以下に制限でき、各選択受信用チューナのそれぞれに、従来備わっていた可変減衰回路を削減することが可能となる。

【0126】また、本発明は、ディプレクサ(もしくは、ハイパスフィルタ)とアンプの間に、可変減衰回路を備えるように構成することができる。

【0127】上記の構成によれば、可変減衰回路を、入

力信号レベルに応じ、適切に制御することで、各選択受信チューナへの信号入力レベルを一定レベル以下に制限でき、各選択受信チューナのそれぞれに、従来備わっていた可変減衰回路を削減することが可能となるだけでなく、強入力信号時に前記アンプで発生する歪みを低減することができる。

【0128】また、本発明は、分配手段から分配出力端子までの経路に、アンプを備えるように構成することができる。

【0129】上記の構成によれば、分配出力端子側の受信チューナへの信号入力レベルを最適レベルに設定することができる。

【0130】また、本発明は、アンプと分配出力端子までの経路に、可変減衰回路を備えるように構成することができる。

【0131】上記の構成によれば、可変減衰回路を、入力信号レベルに応じ、適切に制御することで、分配出力端子側の受信チューナへの信号入力レベルを、最適な一定レベル以下に制限できる。

【0132】また、本発明は、分配手段とアンプの間に、可変減衰回路を備えるように構成することができる。

【0133】上記の構成によれば、可変減衰回路を、入力信号レベルに応じて適切に制御することで、分配出力端子側の受信チューナへの信号入力レベルを、最適な一定レベル以下に制限できるだけでなく、強入力信号時に前記アンプで発生する歪みを低減することができる。

【0134】また、本発明は、ダウンストリーム信号を分配する分配手段の代わりに、分岐手段を備えたように構成することができる。

【0135】通常、データ受信チューナの発信周波数は、受信周波数帯域内に入るため、データ受信チューナから映像受信チューナのアイソレーションは、逆に比べ、大きく取る必要がある。分岐回路の分岐端子から出力端子へのアイソレーションは、分配回路の出力端子間のそれと比べ、大きくできるため、データ受信チューナへの出力に分岐端子を用いれば、データ受信チューナから映像受信チューナへのアイソレーションを大きく取ることができる。

【0136】

【発明の効果】以上のように、本発明の信号処理装置は、チューナユニットのうちの少なくとも一つと分配ユニットとが一つの金属筐体で覆われ、他のチューナユニットと上記分配ユニットとを接続するための分配出力端子を備えている構成である。

【0137】これにより、分配ユニットと、それと同一の筐体に入っているチューナユニットとについては、製造時点で相性の正確・精密な調整が可能である。また、分配出力端子にて、今まで使っているチューナユニットを将来も使用することができる。それゆえ、新たな装置

の相性の問題と、今までの装置に使用できる汎用性とを両立することができるという効果を奏する。

【0138】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニットと一つの金属筐体で覆われているチューナユニットに対し、上記分配ユニットがケーブルテレビ映像信号以外の信号を出力し、上記分配出力端子が、ケーブルテレビ映像信号を出力する構成である。

【0139】これにより、すでにケーブルテレビ受信装置を取り付けている環境において、そのケーブルテレビ受信装置を生かしながら、ケーブルテレビ放送受信と、それ以外の通信とを使用することができるという効果を奏する。

【0140】また、本発明の信号処理装置は、上記の構成に加えて、2つ以上の送信信号がそれぞれ入力される複数の送信信号入力部と、上記送信信号入力部にて入力された上記2つ以上の送信信号のうちの少なくとも一つを上記通信経路へ送信する送信経路を備えた構成である。

【0141】これにより、上記通信経路へ、2つ以上の送信信号のうちの少なくとも一つが送信される。それゆえ、上記の構成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号のうちの少なくとも一つを送信することができるという効果を奏する。

【0142】また、本発明の信号処理装置は、上記構成に加えて、上記通信経路へ送信するものとして、2つ以上の上記送信信号を結合する結合部を備えた構成である。

【0143】これにより、上記の構成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号の両方を同時に送信することができるという効果を奏する。

【0144】また、本発明の信号処理装置は、上記の構成に加えて、上記各送信信号入力部と上記結合部との間に、送信経路ごとにローパスフィルタを備えている構成である。

【0145】これにより、上記の構成による効果に加えて、複数の送信経路の帯域が互いに異なっている、それぞれに最適なローパスフィルタを備えることができるという効果を奏する。

【0146】また、本発明の信号処理装置は、上記の構成に加えて、上記通信経路へ送信する上記送信信号を切り換える切り換え部を備えた構成である。

【0147】これにより、2つ以上の上記送信信号を切り換えることで、そのうちの一つを上記通信経路へ送信する。それゆえ、上記の構成による効果に加えて、すでにある通信経路を利用して、2つ以上の送信信号を切り換えながら送信することができるという効果を奏する。

【0148】また、本発明の信号処理装置は、上記の構成に加えて、上記各送信信号入力部と上記結合部との間

に、送信経路ごとにローパスフィルタを備えている構成である。

【0149】これにより、上記の構成による効果に加えて、複数の送信経路の帯域が互いに異なっているとしても、それぞれに最適なローパスフィルタを備えることができるという効果を奏する。

【0150】また、本発明の信号処理装置は、上記の構成に加えて、上記分配出力端子に、コネクタ付き同軸ケーブルが備えられている構成である。

【0151】これにより、上記の構成による効果に加えて、コネクタ付き同軸ケーブルの分も含めて、信号処理装置内の各部材同士の相性を、製造時点で正確・精密に調整することが可能になるという効果を奏する。

【0152】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記入力部と上記分配素子との間に、増幅器が備えられている構成である。

【0153】これにより、上記の構成による効果に加えて、分配素子による信号レベルのロスを補償することができるという効果を奏する。

【0154】また、本発明の信号処理装置は、上記の構成に加えて、上記増幅器と上記分配素子との間に、可変減衰回路が備えられている構成である。

【0155】これにより、上記の構成による効果に加えて、各チューナユニットへの信号入力レベルを一定レベル以下に制限する場合に、各チューナユニットにそれぞれ可変減衰回路を設ける必要をなくすことができるという効果を奏する。

【0156】また、本発明の信号処理装置は、上記の構成に加えて、上記入力部と上記増幅器との間に、可変減衰回路が備えられている構成である。

【0157】これにより、上記の構成による効果に加えて、各チューナユニットへの信号入力レベルを一定レベル以下に制限する場合に、各チューナユニットにそれぞれ可変減衰回路を設ける必要をなくすことができるとともに、入力信号レベルが大きいときに、上記増幅器で発生する歪みを低減することができるという効果を奏する。

【0158】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記分配素子と上記分配出力端子との間に、増幅器が備えられている構成である。

【0159】これにより、上記の構成による効果に加えて、分配出力端子側のチューナユニットへの信号入力レベルを最適レベルに設定することができるという効果を奏する。

【0160】また、本発明の信号処理装置は、上記の構成に加えて、上記増幅器と上記分配出力端子との間に、可変減衰回路が備えられている構成である。

【0161】これにより、上記構成による効果に加えて、可変減衰回路を入力信号レベルに応じて適切に制御することで、分配出力端子側のチューナユニットへの信号入力レベルを最適な一定レベル以下に制限することができるという効果を奏する。

【0162】また、本発明の信号処理装置は、上記の構成に加えて、上記分配素子と上記増幅器との間に、可変減衰回路が備えられている構成である。

【0163】これにより、上記の構成による効果に加えて、可変減衰回路を入力信号レベルに応じて適切に制御することで、分配出力端子側のチューナユニットへの信号入力レベルを最適な一定レベル以下に制限することができるとともに、入力信号レベルが大きいときに、上記増幅器で発生する歪みを低減することができるという効果を奏する。

【0164】また、本発明の信号処理装置は、上記の構成に加えて、上記分配ユニット内に、上記受信信号が入力される入力部と、上記入力部から入力された受信信号を各チューナユニットに分配する分配素子とを備え、上記分配素子が、トランスの一方の側である入力端子および出力端子と、そのトランスのもう一方の側である分岐端子とを備えた分岐器であり、上記分岐器の入力端子に上記入力部が接続され、上記分岐器の出力端子および分岐端子の一方に、上記分配ユニットと一つの金属筐体で覆われている少なくとも一つのチューナユニットが接続されている構成である。

【0165】これにより、上記分岐器の分岐端子から上記分岐器の出力端子へのクロストークは小さい。それゆえ、上記の構成による効果に加えて、各チューナユニットで良好に信号を受信することができるという効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部の一構成例を示すブロック図である。

【図2】本発明に係るフロントエンドモジュールの一構成例を示す平面図である。

【図3】本発明に係るフロントエンドモジュールの他の構成例を示す平面図である。

【図4】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部の他の構成例を示すブロック図である。

【図5】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図6】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示す

ブロック図である。

【図7】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図8】本発明に係るフロントエンドモジュールのさらに他の構成例を示す平面図である。

【図9】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図10】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図11】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図12】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図13】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図14】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図15】本発明に係るフロントエンドモジュールを備えたSTBのフロントエンド部のさらに他の構成例を示すブロック図である。

【図16】本発明に係るフロントエンドモジュールに用いられる分配器の一構成例を示すブロック図である。

【図17】本発明に係るフロントエンドモジュールに用いられる分岐器の一構成例を示すブロック図である。

【図18】本発明に係るフロントエンドモジュールに用いられる分岐器の一構成例を示すブロック図である。

【図19】従来のデジタルCATV用STBのフロントエンド部の構成例を示すブロック図である。

【図20】従来のデジタルCATV用STBのフロントエンド部の構成例を示すブロック図である。

【図21】従来のケーブルモデムのフロントエンド部の構成例を示すブロック図である。

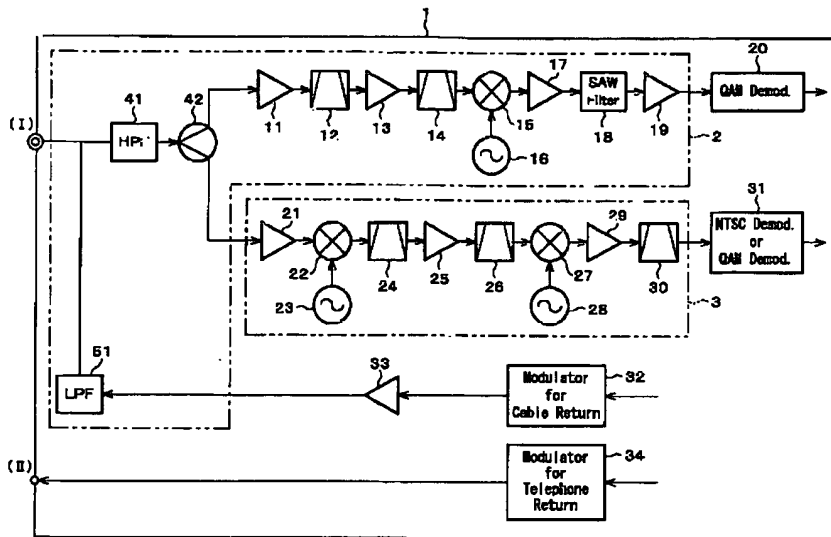
【図22】従来の複数の変調信号を同時に受信できるデジタルSTBのフロントエンド部の構成例を示すブロック図である。

#### 【符号の説明】

- 1 フロントエンド部
- 2 フロントエンドモジュール（信号処理装置）
- 2a 入力端子
- 2b 分配出力端子
- 2c 分配出力端子
- 2d 分配出力端子
- 3 映像受信用チューナユニット

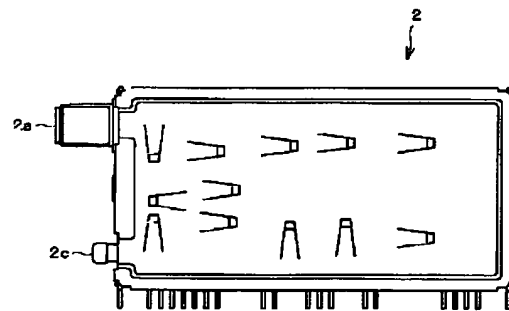
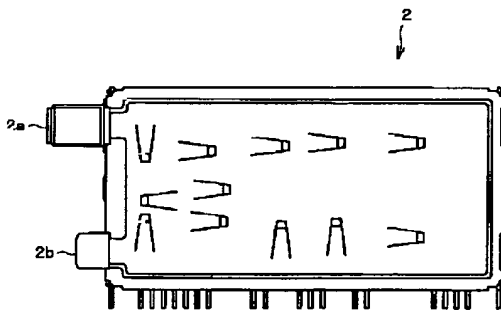
- 11 アンプ
- 12 バンドパスフィルタ
- 13 アンプ
- 14 バンドパスフィルタ
- 15 ミキサ
- 16 オシレータ
- 17 アンプ
- 18 SAWフィルタ
- 19 アンプ
- 20 QAM復調回路
- 21 アンプ
- 22 ミキサ
- 23 オシレータ
- 24 バンドパスフィルタ
- 25 アンプ
- 26 バンドパスフィルタ
- 27 ミキサ
- 28 オシレータ
- 29 アンプ
- 30 バンドパスフィルタ
- 31 復調回路
- 32 変調器
- 33 アンプ
- 34 変調器
- 35 変調器（送信信号入力部）
- 36 アンプ
- 37 変調器（送信信号入力部）
- 38 アンプ
- 41 ハイパスフィルタ
- 42 分配器（分配素子）
- 43 アンプ
- 44 可変減衰器
- 45 アンプ
- 46 可変減衰器
- 47 分岐器（分配素子）
- 47a 入力端子
- 47b 分岐端子
- 47c 出力端子
- 51 ローパスフィルタ
- 52 結合器（結合部）
- 53 スイッチ（切り換え部）
- 54 ローパスフィルタ
- 55 ローパスフィルタ
- 56 結合器（結合部）
- 57 スイッチ（切り換え部）
- 61 分配器（分配素子）
- 62 インピーダンス変成器
- 63 分配回路
- 65 分岐器（分配素子）

【図1】



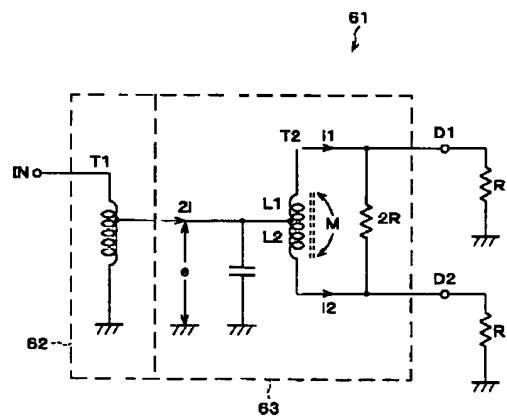
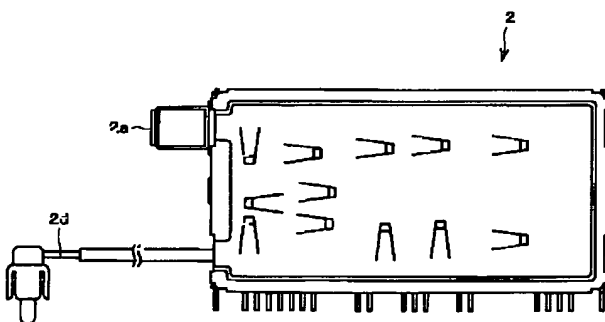
【図2】

【図3】



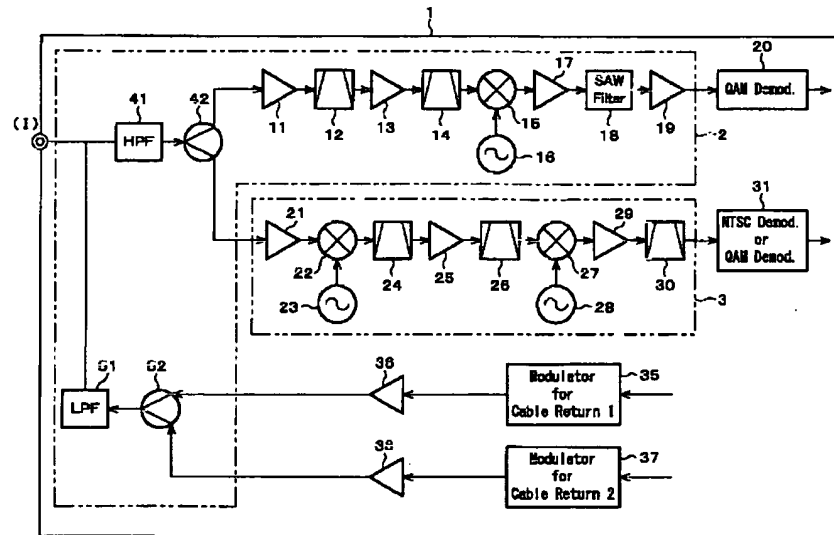
【図8】

【図16】

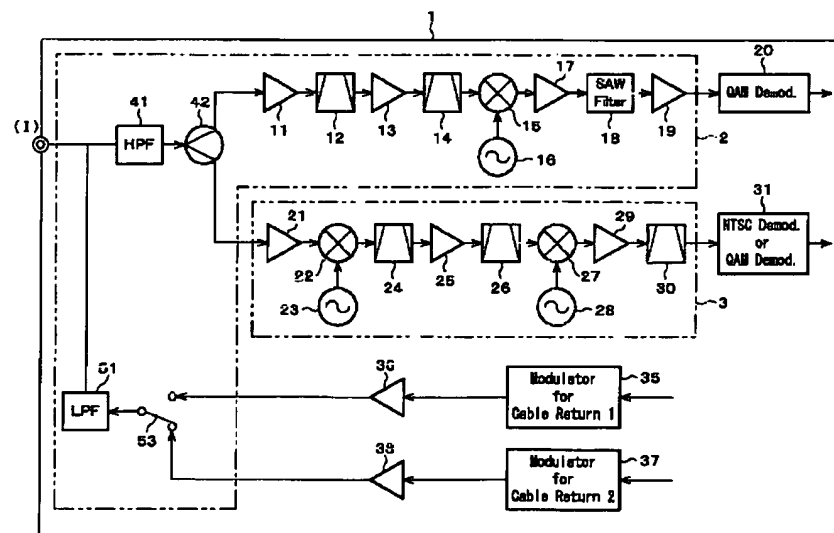




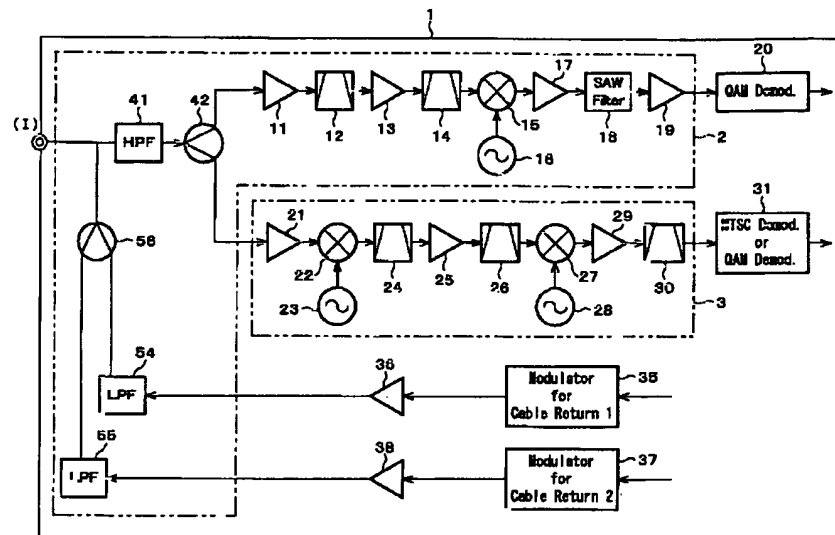
【図4】



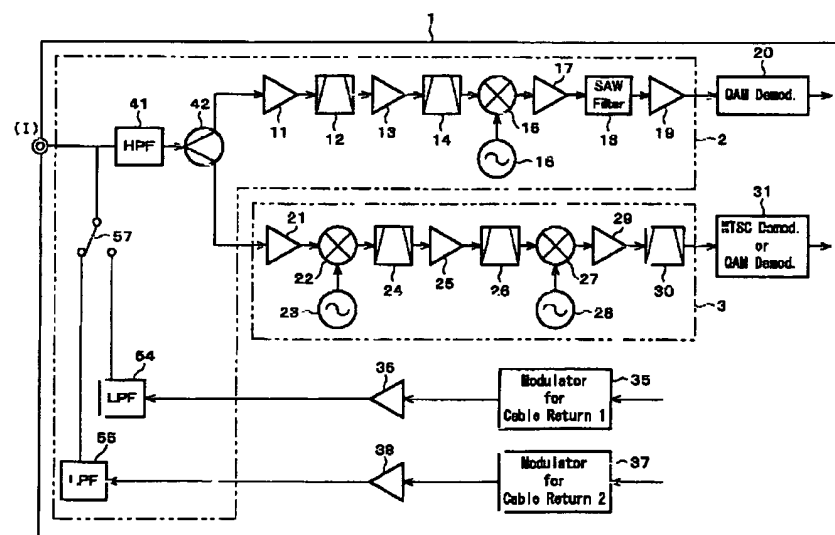
【図5】



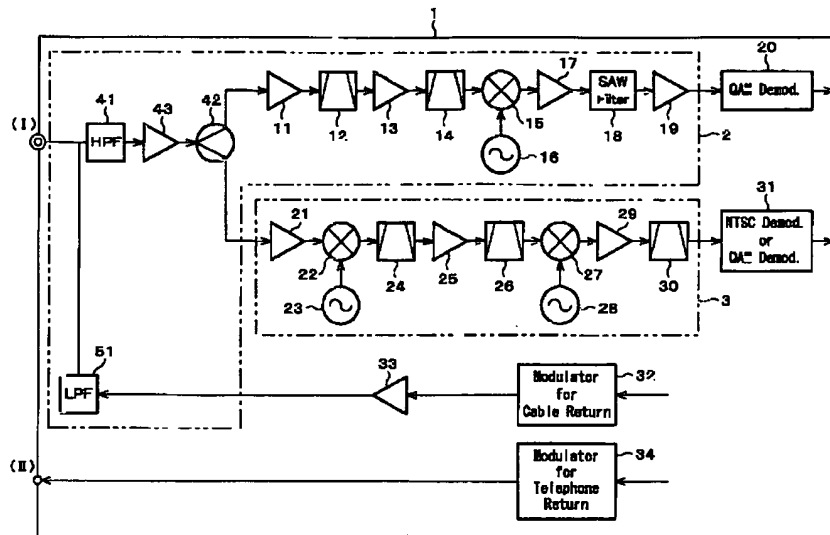
【図6】



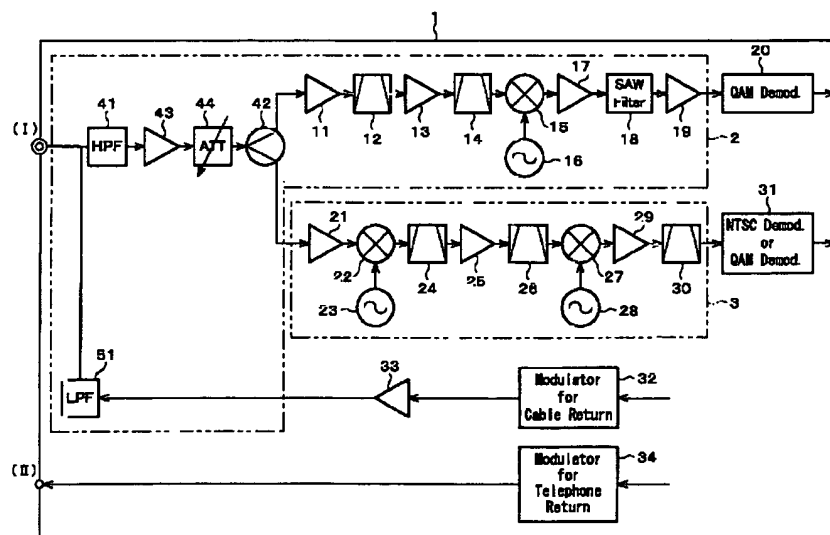
【図7】



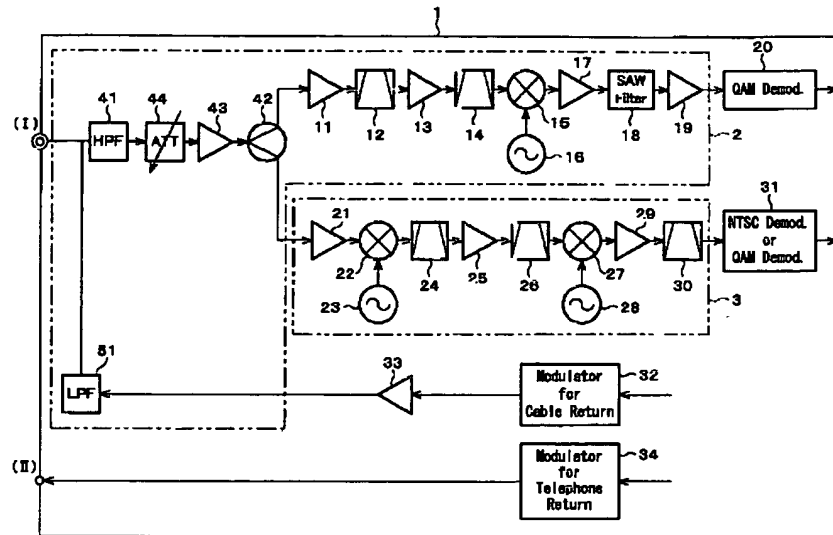
【図9】



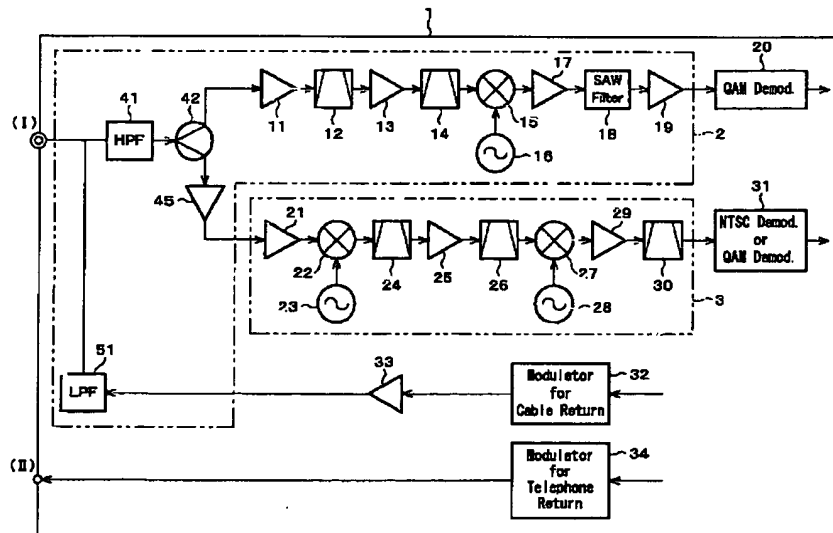
【図10】



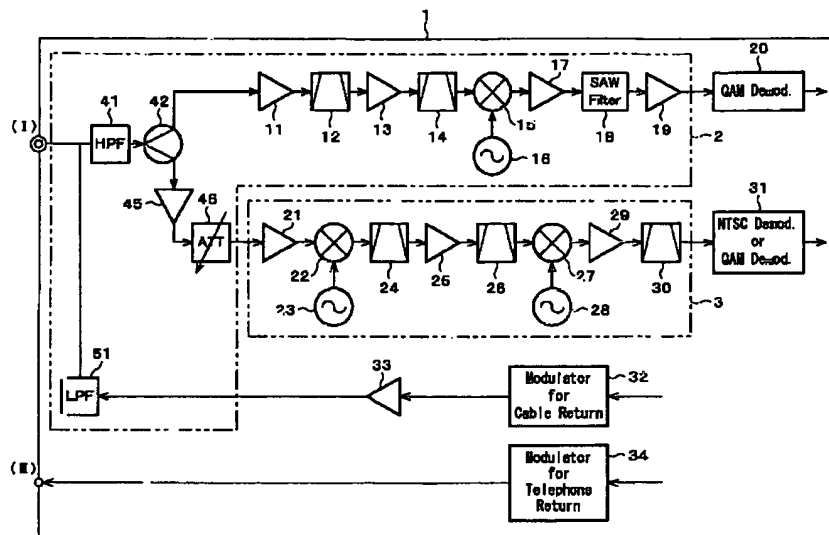
【図11】



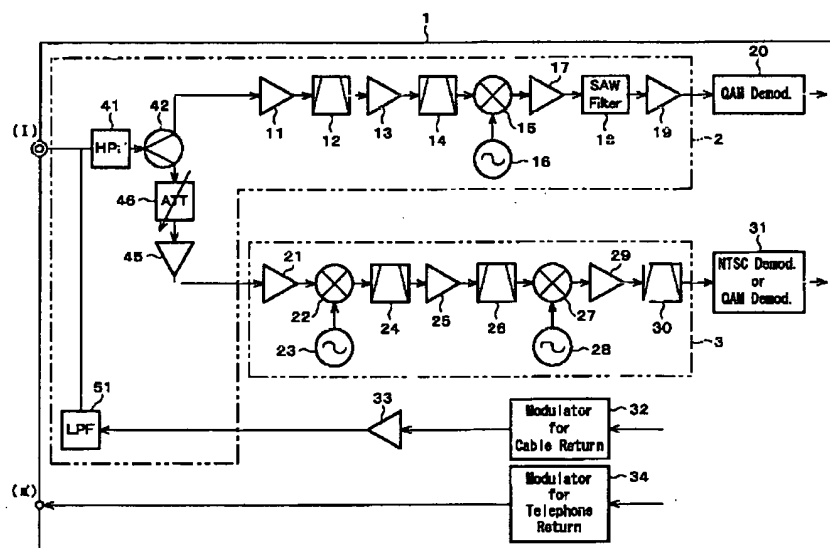
【図12】



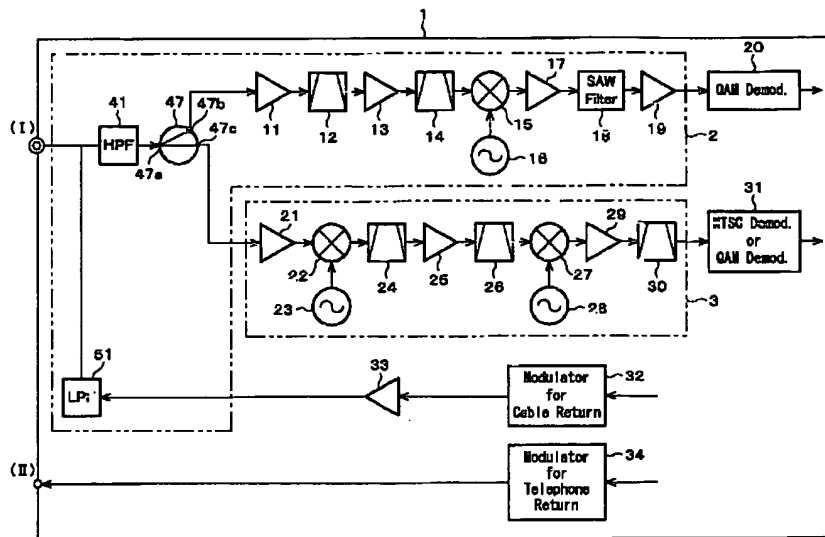
【図13】



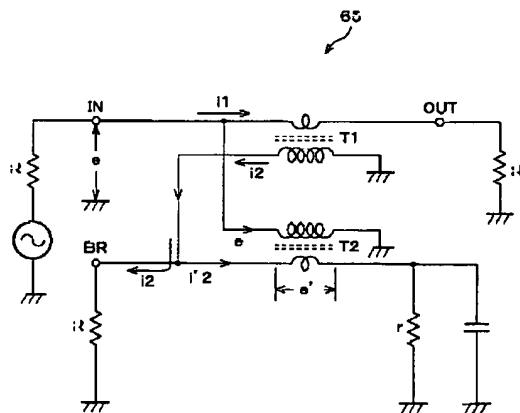
【図14】



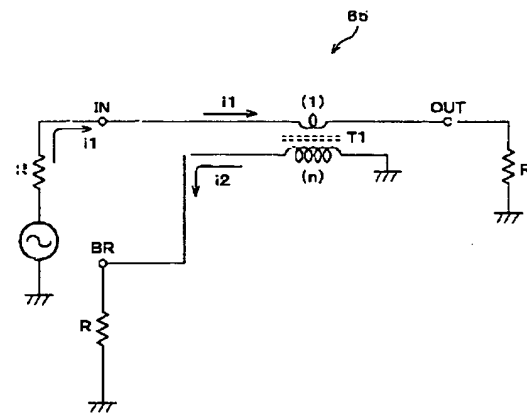
【図15】



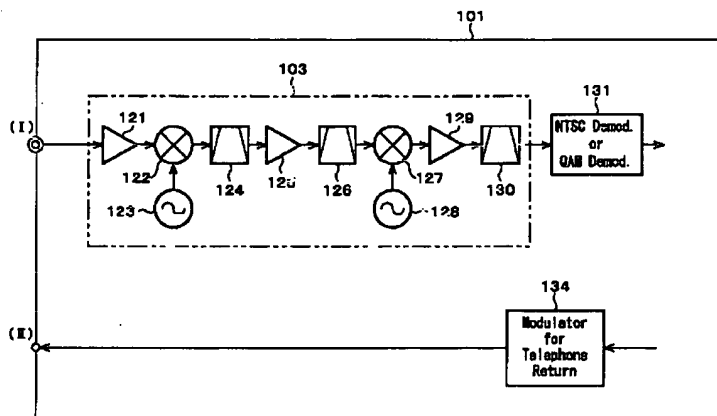
【図17】



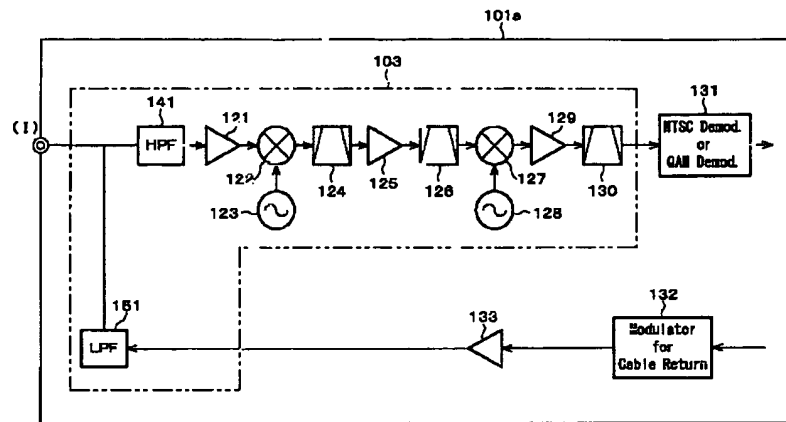
【図18】



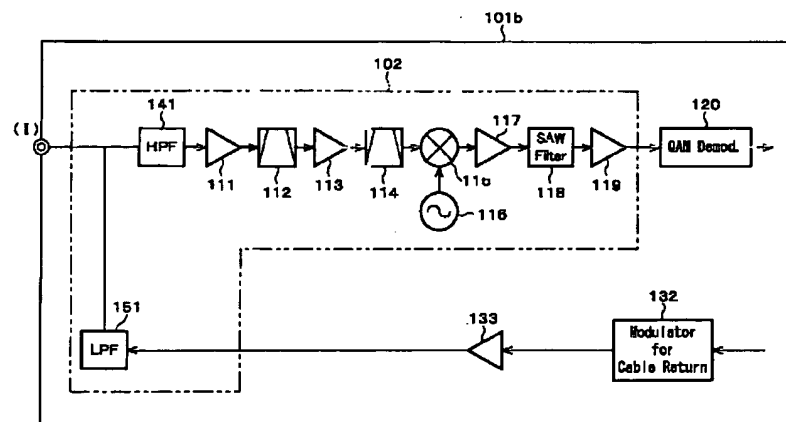
【図19】



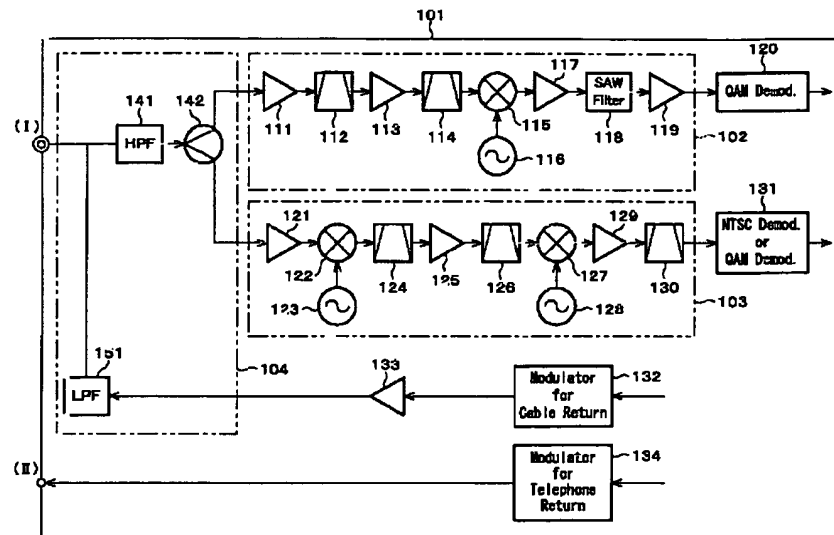
【図20】



【図21】



【図22】



フロントページの続き

Fターム(参考) 5C025 AA17 AA20 AA26 DA01  
5C056 FA01 HA01 HA04 HA14 HA15  
JA01 JA06  
5C064 BA01 BC13 BC14 BC20 BC27  
BD08  
5K016 CC05 DA03 EA03 GA07